

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-090987

(43)Date of publication of application : 09.04.1993

(51)Int.Cl.

H04B 1/10

(21)Application number : 03-276489

(71)Applicant : YAESU MUSEN CO LTD

(22)Date of filing : 30.09.1991

(72)Inventor : SHIBATA TAKEHIKO

(54) METHOD FOR REDUCING INTERFERENCE IN RECEPTION

(57)Abstract:

PURPOSE: To reduce interference in reception such as a high-order harmonic signal from a clock pulse oscillator or the like provided in a radio communication equipment.

CONSTITUTION: A modulator 9 having an oscillating frequency is provided to a clock pulse generator generating a clock signal to control the CPU of the control circuit 4, and the modulation wave is spread to reduce the reception interference in by adding a modulation signal to be modulated to a frequency range controlled by the CPU to make modulation. Moreover, the output of a noise amplifier 11 in a reception circuit 2 is utilized for the modulation signal, then an average harmonic level is decreased by moving the harmonic along with a time function is a maximum modulation frequency range to reduce the reception disturbance.



LEGAL STATUS

[Date of request for examination] 30.09.1991

[Date of sending the examiner's decision of rejection] 06.06.1995

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 2756739

[Date of registration] 13.03.1998

[Number of appeal against examiner's decision of rejection] 07-14430

[Date of requesting appeal against examiner's decision of rejection] 06.07.1995

[Date of extinction of right]

(19) 日本国特許庁(JP)

(12) 特許公報 (B 2)

(11) 特許番号

第 2 7 5 6 7 3 9 号

(45) 発行日 平成10年(1998)5月25日

(24) 登録日 平成10年(1998)3月13日

(51) Int. Cl. ⁶
H 0 4 B 1/40
G 0 6 F 1/04
H 0 4 B 15/02

識別記号

F I
H 0 4 B 1/40
G 0 6 F 1/04 A
H 0 4 B 15/02

請求項の数 1

(全 5 頁)

(21) 出願番号 特願平3-276489
(22) 出願日 平成3年(1991)9月30日
(65) 公開番号 特開平5-90987
(43) 公開日 平成5年(1993)4月9日
審査請求日 平成3年(1991)9月30日
審判番号 平7-14430
審判請求日 平成7年(1995)7月6日

(73) 特許権者 999999999
八重洲無線 株式会社
東京都大田区下丸子1丁目20番2号
(72) 発明者 柴田 剛彦
東京都大田区下丸子1丁目20番2号 八重洲
無線株式会社 東京事業所内

合議体
審判長 松田 昭重
審判官 谷川 洋
審判官 東 次男

(56) 参考文献 特開 昭63-158928 (J P, A)
特開 平3-101317 (J P, A)
特開 平2-239309 (J P, A)
特開 昭59-95742 (J P, A)

(54) 【発明の名称】 無線通信機

1

(57) 【特許請求の範囲】

【請求項 1】 CPUと、CPUにクロック信号を出力するクロック発振器からなる制御回路を備えた無線通信機において、
前記制御回路に、クロック発振器の発振周波数を変調させる周波数変調器を設け、該周波数変調器に入力する変調信号は、受信回路のスケルチ信号を生成するノイズアンプ出力とするよう構成し、前記クロック発振器で発振したクロック信号は変調により周波数拡散された高調波となつて変調信号の不定期的に変化する周波数及び信号レベルによって高調波周波数を変化させて高調波レベルの平均値を低減させることを特徴とする無線通信機。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は無線通信機の制御回路

2

に設けられた発振器の高調波による受信妨害を低減させる無線通信機に関する。

【0002】

【従来の技術】 CPU等で制御される無線通信機において、制御回路内に設けられたクロック発振器から制御用の周波数と同時に発生する高次高調波によって受信妨害を受けることがある。そのため高次高調波が受信回路系に混入されないよう各種の手段が施こされていた。図4は無線通信機の内部回路から放射される高調波を低減させる回路の従来例を示すものである。

【0003】 図4において1はアンテナ、2は受信回路、3は局部発振回路、4は制御回路、により構成されている。制御回路4のクロック発振器の高調波を受信回路内に漏れ出さない為に制御回路4を遮蔽7している。更に電源線6に高調波が乗って受信回路2に入らな

いように電源線 6 にデカップリング 8 を設けてある。また、制御回路 4 の CPU から制御信号 5 に高調波が乗って出力しないように制御信号 5 にもデカップリング 8 を通して出力するよう構成されており、受信回路 2 への混入を阻止して受信妨害を軽減させていた。

【0004】

【発明が解決しようとする課題】 上記したような従来の方法では機器の寸法や部品配置等に依り、妨害源の制御回路と受信回路との距離が充分に取れなかったり、遮蔽が施しきれなかったりして充分な対策ができなかった。また、これらの対策を実施すると必然的に機器が大型化し、デザイン上の制約を受けた。更に、電源線接地線等の分離、強化、及びデカップリング付加により、配線本数、部品点数等の増加、配線幅の拡大等を招き、基板パターンの複雑化、基板面積の拡大によりコスト上昇、重量増加等により低価格化、軽量化、小型化、およびデザイン上の障害ともなっていた。

【0005】 機能的にも上記受信妨害の低減方法では受信感度は実質 -10 dB が限度であった。技術革新で更に高感度受信が可能となり公称 -12 dB 実質 -20 dB ともなると従来方法では対応しきれなかった。本発明は上記の諸問題を解決する目的でなされたものである。

【0006】

【課題を解決するための手段】 制御回路の CPU に入力するクロック信号のクロック発振器は通常水晶発振器より発振周波数の安定度の悪いセラミック発振器を用いてクロック信号を生成している。それは CPU に入力するクロック信号は 200 kHz とすると $\pm 20\text{ kHz}$ の変動があっても CPU 動作には支障はない。このクロック信号の変化に対する CPU の安定動作領域を利用することで受信妨害を軽減するものである。

【0007】 CPU と、CPU にクロック信号を出力するクロック発振器からなる制御回路を備えた無線通信機において、前記制御回路に、クロック発振器の発振周波数を変調させる周波数変調器を設け、該変調器に入力する変調信号は、受信回路のスケルチ信号を生成するノイズアンプ出力とするよう構成し、前記クロック発振器で発振したクロック信号は変調により周波数拡散された高調波となって変調信号の不定期的に変化する周波数及び信号レベルによって高調波周波数を変化させて高調波レベルの平均値を低減させる無線通信機である。

【0008】

【作用】 制御回路のクロック発振器の発振周波数を CPU 動作に支障をきたさない範囲の変調をかけることで同時に発生する高調波を、変調信号の高調波分まで増加させることで周波数拡散させる、その為第 1 ベッセル関数で求められる信号レベル値に低減できる。

【0009】

【実施例】 本発明は、通常の回路に係わる動作及び信号の流れを目的とするものではなく、回路構成から生じる

不要電波の対策に関するものであるから、発明で用いる回路だけで説明しても充分では無い。そこで通常回路と対比させながら説明する必要がある。

【0010】 図 3 は本発明と対比させる受信機の基本構成の回路図である。図 3 について説明する。1 はアンテナ、2 は受信回路、3 は局部発振回路、4 は制御回路で構成されている。ここで問題にしている制御回路の動作クロックの高調波が受信回路に混入されて受信妨害が発生する。そこでこの受信機をアマチュア無線機の 144 MHz 帯 F₃ 通信機で考えると、 145 MHz を受信する様に局部発振器で設定すると、受信選択帯域幅は 15 kHz であるから、実際には 144.925 MHz から 145.0075 MHz の間の 15 kHz を受信する事になる。制御回路 4 の CPU を動作させるクロック信号はクロック発振器で発振させた 200 kHz 信号である。この 200 kHz 発振の高調波のうち、受信帯域 $144.9925\text{ MHz} \sim 145.0075\text{ MHz}$ の間にある高調波は 725 次高調波がこの受信選択帯域内に入ることになる。即ち、制御回路 4 から放射される高調波の妨害信号 10 はアンテナ 1 に入力するもの、あるいは、制御信号線 5 を通って局部発振器回路や受信機系に混入するもの、又は、電源線によって受信回路に混入するもの等があり、無信号の状態であってもあたかも受信信号が入ったような回路動作状態を示し受信妨害を引起すものである。この 725 次高調波の外にも 720 次 ~ 730 次高調波が受信帯域内にあるので同様な受信周波数設定に応じて受信妨害が対応する受信ポイントで生じる事になる。

【0011】 ここで本発明の受信回路を図 1 により説明する。図中 1 はアンテナ、2 は受信回路、3 は局部発振回路、4 は制御回路で、制御回路 4 には変調器 9 でクロック発振器の発振周波数を変調する。この変調器 9 の変調信号は発振器 12 (独立した発振器でなくて、例えばクロック発振器を分周した信号でも良い)、または、受信回路の復調信号の出力側からスケルチ回路の制御信号を生成するノイズアンプ 11 からのノイズ信号を取り出して、そのいずれかの信号を変調器 9 に供給して変調する。

【0012】 次に変調器 9 を図 2 の (a), (b) について説明する。図 2 (a), (b) とともに発振回路は同じである。このクロック発振器はセラミックス発振器 X と C-MOS Q_2 インバータ IC を用いた回路で通常 CPU のクロック発振器として広く用いられている。このクロック発振器の発振周波数はセラミック発振器 X によって決まるが、コンデンサ C_2 とコンデンサ C_3 によって変化させることが出来る。図 2 (a) とする変調器 9 は変調信号入力端子 INPUT から抵抗 R_1 とコンデンサ C_4 を介して、電源 $V_{CC} 5\text{ V}$ を抵抗 R_3 と抵抗 R_2 で接地した分電圧の接続点と、他端を接地した可変容量ダイオード VC とコンデンサ C_1 に接続しコンデンサ C_1 の他端はコンデンサ C_2 及び C-MOS Q_2 の入力側に接続して

ある。以上の構成から変調信号に応じた電圧で可変容量ダイオードVCの容量とコンデンサC₁の直列した容量がコンデンサC₂に並列に付加される。従って、可変容量ダイオードの変化に対応してクロック発振器の発振周波数が変調される。

【0013】図2(b)とする変調器は変調信号入力端子INPOTから抵抗R₁を通して一端を接地した抵抗R₁とエミッタ接地のスイッチングトランジスタQ₁のベースに接続する。このコレクタは電源V_{cc}5Vから抵抗R₃を介して接続し、更にコレクタはコンデンサC₁を介してコンデンサC₂に接続する構成である。ここで変調信号入力端子INPUTから変調信号が入力するとスイッチングトランジスタQ₁が導通して、コンデンサC₁はコンデンサC₂と並列接続となってクロック発振器の発振周波数は変調される。

【0014】図1の受信回路でクロック発振器の発振周波数に変調をかけると、このクロックの725kHz高調波である145MHz妨害信号10も周波数変調を受けることになる。同様にしてすべての高調波にも変調がかかり、アマチュア無線機の受信周波数帯域内に入り込む720次から730時の高調波も変調がかかることになる。ここで妨害信号に変調周波数20kHz、占有帯域幅200kHzになる様な変調をクロック発振器にかけられていると、妨害信号は20kHzごとの側帯帯を持ち約200kHzにわたって妨害信号10を拡散する。この拡散は周知の周波数変調理論によると、正弦波信号はその周波数成分に変調をかけると元の周波数に搬送波が変調周波数間隔に無数の側帯帯を生じ、この搬送波と側帯帯の個々の信号強度は第1種ベッセル関数によって求められ、その信号強度は必ず元の正弦波信号より低い事が知られている。

【0015】図5は高調波を比較した図表である。

(A)は図3の受信機の基本回路から発生した高調波を示してある。mfは受信妨害領域の高調波である。

(B)は第1図で変調信号12aによって変調して拡散した信号分布を示したものでありクロック信号f₀は図2の(a)又は(b)の回路で、かつ変調信号が無い時の周波数である。即ち、mf±(0~n)dで変調周波数dkHzのときのn=0に対するものである。f₀の高調波毎にdkHz間隔に±n個の変調拡散した信号を示してある。(C)図は受信回路のスケルチ信号を生成するノイズアンプ11から取り出して変調信号11aとして変調器9に供給してクロック発振器の発振周波数を

変調する。この場合変調周波数は一定ではなく、ノイズによって0kHz~dkHzの間を自由に变化する。この為変調信号はmf±(0~n)(0~d)のように

(B)図の変換信号のように固定した周波数位置に現われず、変換信号に応じて流動的に周波数変換位置を変えるもので同じ位置における妨害レベルをより下げる効果がある。

【0016】上記したようにクロック発振器の発振周波数を周波数変換して高調波を拡散させることで更に高感度の受信状態を保持できるものである。即ち、従来はMAX-10dB程度の受信感度であったが、公称-12dB、実質-20dB迄受信を可能にできる効果がある。なお実際の回路では遮蔽等は用いるが之は送信時において送信信号のもれ込みに対処する為に不可欠のものである。

【0017】

【発明の効果】本発明による無線通信機内の制御回路に設けられたクロック発振器に変調器を付加するだけで、CPUの動作可能範囲の周波数変調を行う事によって高調波を拡散し、高調波レベルを下げる方式であるから、製造コストも下がり、かつ、軽量化と小型化とを可能にする効果は大きい。

【図面の簡単な説明】

【図1】本発明の受信機回路のブロック図である。

【図2】(a)、(b)(a)はクロック発振器に変調器を接続した第1実施例の回路図、(b)は他の実施例の回路図である。

【図3】受信回路の基本構成のブロック図である。

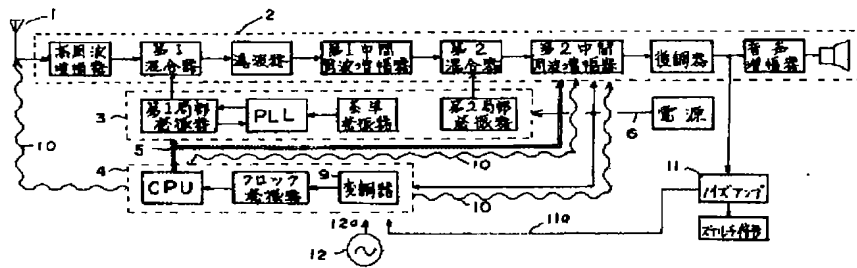
【図4】従来の受信機回路のブロック図である。

【図5】高調波信号の比較分布図である。

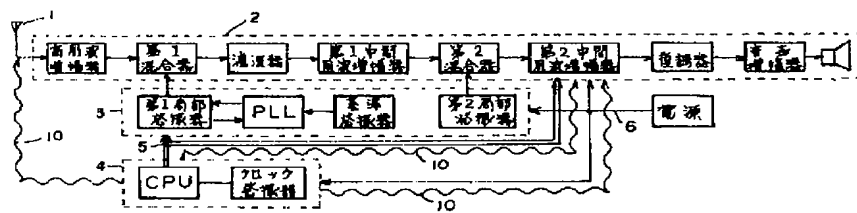
【符号の説明】

- 1 アンテナ
- 2 受信回路
- 3 局部発振器
- 4 制御回路
- 5 制御信号線
- 6 電源線
- 7 遮蔽
- 8 デカップリング
- 9 変調器
- 10 妨害信号
- 11 ノイズアンプ
- 12 発振器

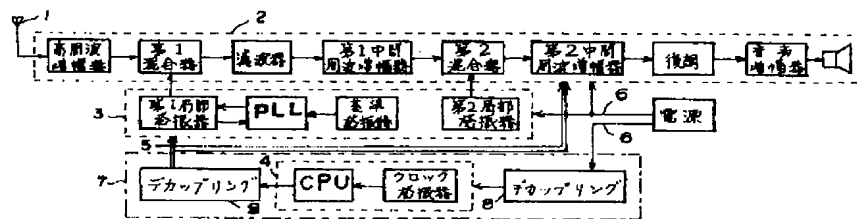
【図 1】



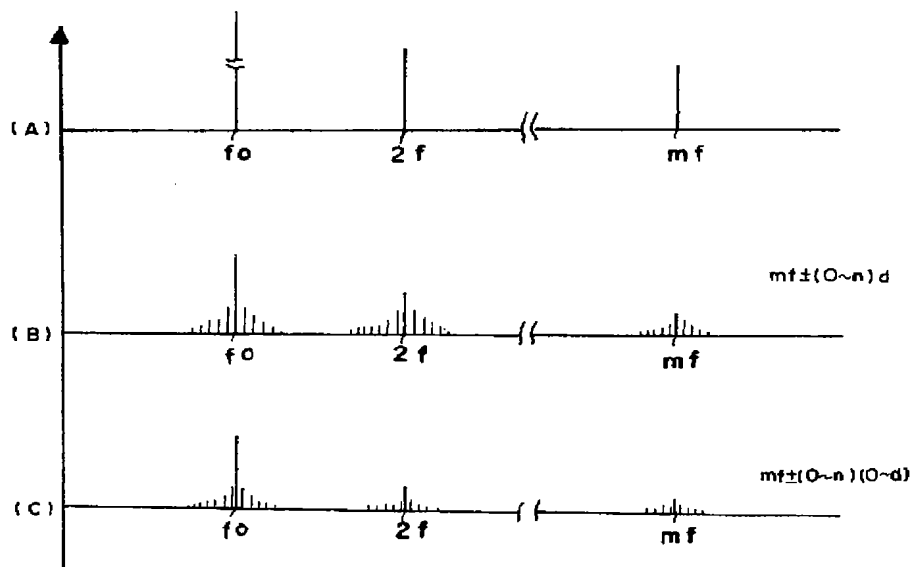
【図 3】



【図 4】



【図 5】



【図 2】

